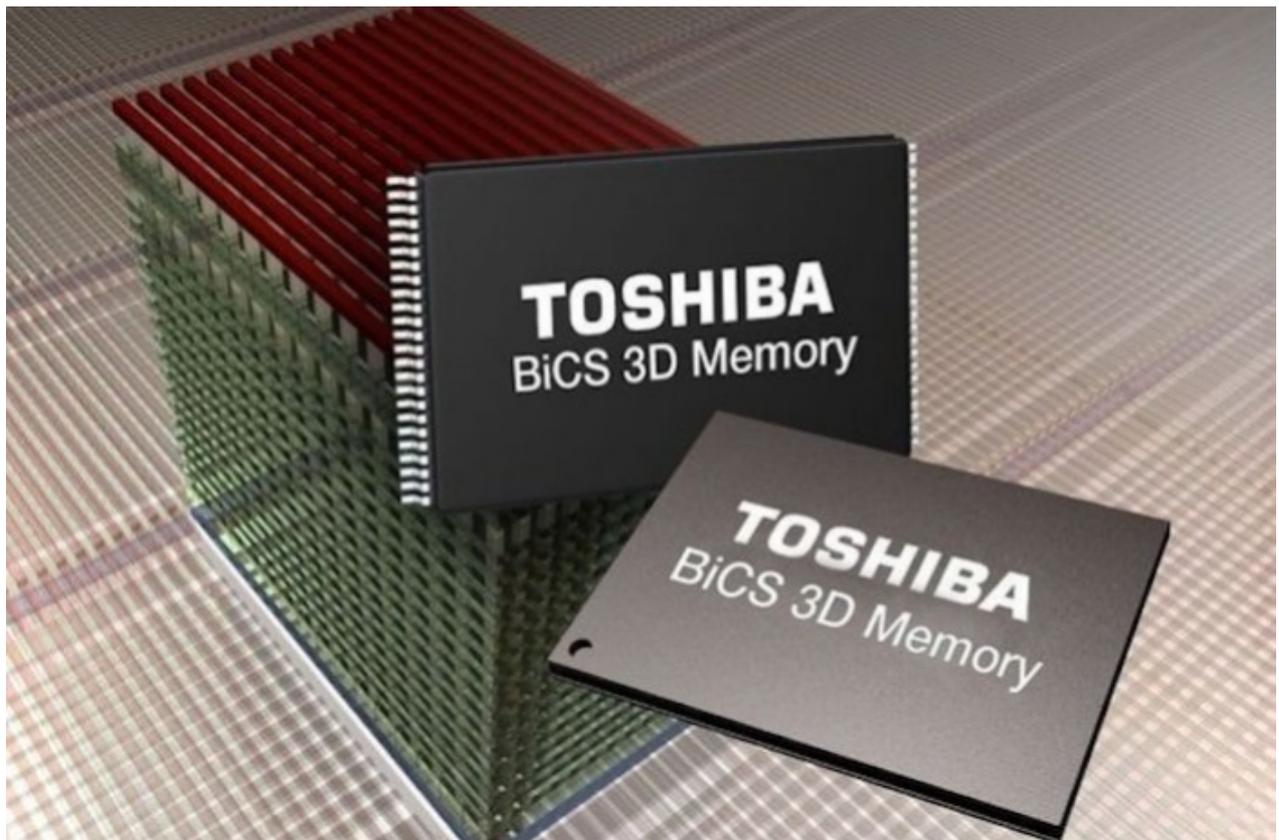


Toshiba pronta a lanciare NAND Flash a 128 strati

TOSHIBA

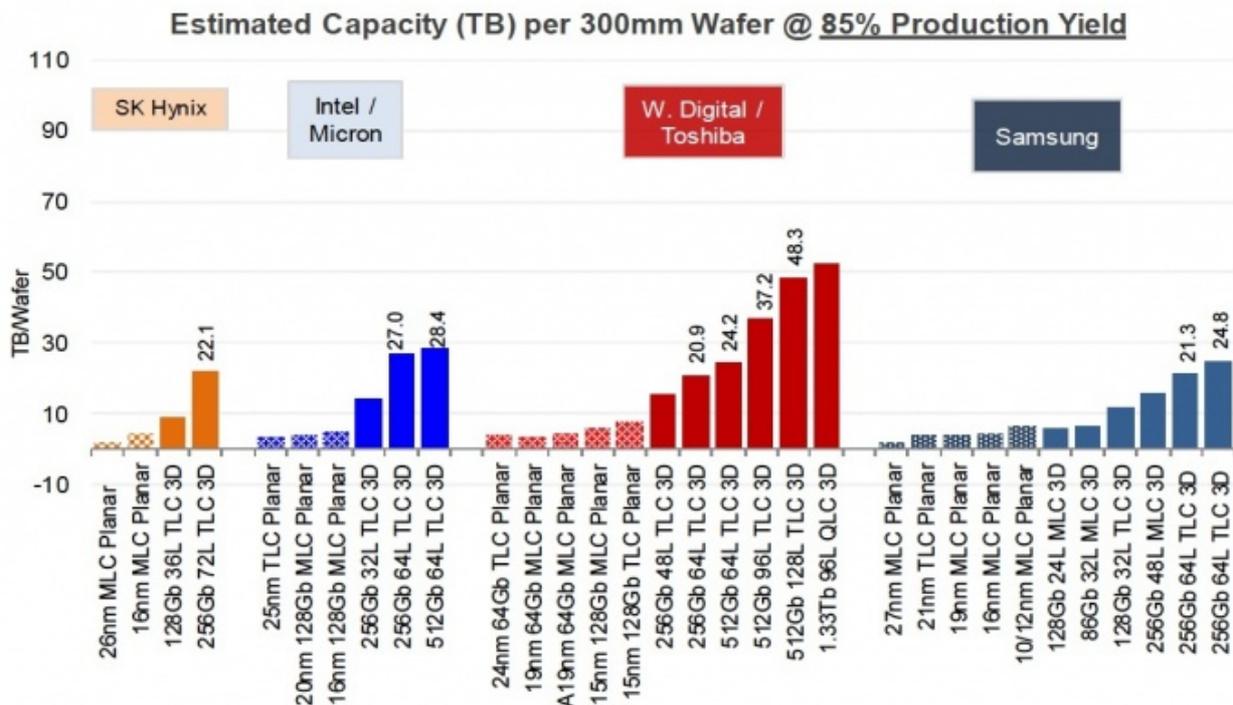
LINK (<https://www.nexthardware.com/news/ram-memorie-flash/8777/toshiba-pronta-a-lanciare-nand-flash-a-128-strati.htm>)

Non QLC, ma le collaudate TLC per le nuove memorie BiCS-5 su quattro livelli.



Toshiba e Western Digital stanno preparando delle nuove 3D NAND Flash ad alta densità passando da 96 a 128 strati.

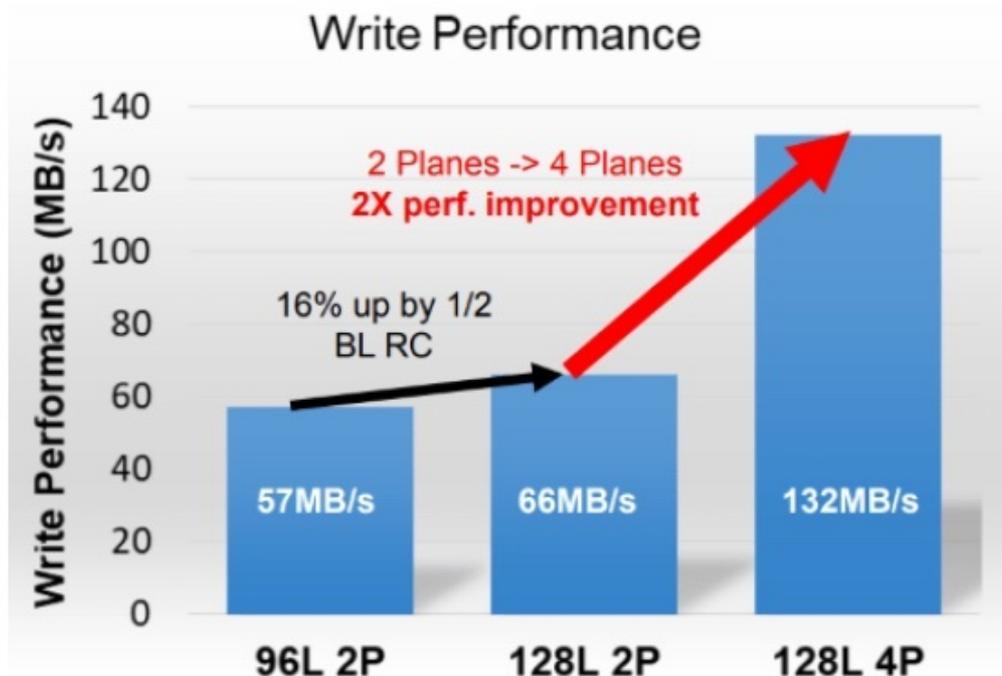
Nella nomenclatura di Toshiba tali chip di memoria si chiameranno BiCS-5 e, contrariamente alle attese, nonostante l'elevata densità, si tratterà di NAND di tipo TLC (3 bit per cella) e non QLC (4 bit per cella), questo perché la resa produttiva di quest'ultima tecnologia è ancora troppo bassa.



Source: TechInsights; AnandTech; 3D Incites; Chipworks; Wells Fargo Securities, LLC Estimates



Le BICS-5 saranno realizzate su quattro livelli rispetto ai canonici due delle attuali TLC con una capacità di 512Gb, il 33% in più rispetto alle NAND a 96 strati e potrebbero fare capolino già nel 2020 entrando in produzione di massa nel 2021.



Source: Western Digital; Wells Fargo Securities, LLC

Tutti livelli sono accessibili in modo indipendente ed in parallelo il che si traduce in un raddoppio delle prestazioni in scrittura che passano da 66 a 132 MB/s.

Il die utilizza anche un design di tipo CuA (Circuitry-under-Array), un'innovazione progettuale in cui i circuiti logici si trovano nella parte più bassa, con strati di dati sovrapposti, comportando un risparmio del 15% nella dimensione dello stampo.

Secondo Aaron Rakers, un analista senior di Wells Fargo, il rendimento di Toshiba per wafer da 300mm potrebbe arrivare fino all'85%.

Questo documento PDF è stato creato dal portale [nexthardware.com](https://www.nexthardware.com). Tutti i relativi contenuti sono di esclusiva proprietà di [nexthardware.com](https://www.nexthardware.com).
Informazioni legali: <https://www.nexthardware.com/info/disclaimer.htm>